

一种新型超高频射频识别射频前端电路设计

汪 飞, 王春华, 何海珍

(湖南大学 计算机与通信学院, 湖南 长沙 410082)

摘 要: 设计了一种低功耗高线性度的新型超高频射频识别射频前端电路. 在 LNA 的设计中, 通过在输入端采用二阶交调电流注入结构以提高线性度, 在输出端采用开关电容结构以实现工作频率可调; 在混频器的设计中, 在输入端采用同 LNA 相同的方法以提高线性度, 而在输出端采用动态电流注入结构以降低噪声. 该电路采用 $0.18\ \mu\text{m}$ CMOS 工艺, 供电电压为 $1.2\ \text{V}$, 仿真结果如下: 输入阻抗 S_{11} 为 $-23.98\ \text{dB}$, IIP3 为 $5.05\ \text{dBm}$, 整个射频前端电路的增益为 $10\ \text{dB}$.

关键词: 超高频射频识别; 射频前端; 低噪声放大器(LNA); 混频器; 版图; 线性度

中图分类号: TN4

文献标识码: A

文章编号: 1000-7180(2011)01-0011-05

A Novel UHF RFID RF Front End Circuits Design

WANG Fei, WANG Chun-hua, HE Hai-zhen

(School of Computer and Communication, Hunan University, Changsha 410082, China)

Abstract: This paper mainly introduced the UHF RFID RF front end circuit design. In the LNA design, it improved the linearity by using the 2nd-intermodulation injection structure at the input terminal, and achieved the operating frequency adjustable by using switch capacitor at the output terminal; in the mixer design, it improved the linearity by the same way as LNA, and eliminated the noise by using dynamic current injection structure at the output terminal. The circuit has been fabricated with a $0.18\ \mu\text{m}$ CMOS process, the supply voltage is $1.2\ \text{V}$, the simulation results show that; the impedance matching S_{11} is $-23.98\ \text{dBm}$, IIP3 is $5.05\ \text{dB}$, and the overall conversion gain of the front end circuit is $10\ \text{dB}$.

Key words: UHF RFID; RF front end; LNA; mixer; layout; linearity

1 引言

工作在 $840\sim 960\ \text{MHz}$ 频带范围内的超高频射频识别(UHF RFID)系统正逐渐沿着低功耗、高效率和高流通量的趋势发展. 在超高频射频识别系统中, 超高频读写器中射频前端电路的设计变得非常重要.

超高频读写器的研究现状归纳如下: ①一种基于 $0.18\ \mu\text{m}$ CMOS 工艺单芯片超高频射频识别读写器的设计表明读写器工作在 listen 模式和 talk 模式, 且高灵敏度和低噪声是 listen 工作模式下的主要指标, 高线性度则是在 talk 工作模式下的主要指

标, 该读写器具有较好的线性度和较大的增益动态范围^[1-2]; ②一种 $860\sim 960\ \text{MHz}$ CMOS 工艺的超高频射频识别读写器技术获得了很好的噪声性能^[3], 但线性度有待提高; ③功耗在超高频射频识别射频前端电路的设计中是必须要考虑的参数之一, 而目前很多技术能够获得很好的线性度和灵敏度, 但功耗大^[4-5]; ④在超高频射频识别读写器中存在自干扰, 其相应的消除方案被提出^[6], 但必须依赖两路射频路径的结合, 很难控制, 因此提出了零中频结构, 将干扰信号下变频为直流信号然后再消除^[1,2,7]. 更为重要的是, 在以往研究中, 超高频射频识别射频前端电路都只是在频率下工作, 不能实现工作频

收稿日期: 2009-12-12; 修回日期: 2010-03-10

基金项目: 国家自然科学基金资助项目(60776021); 湖南省长沙市科技计划重点项目(K0902012-11)

率可调.

本文提出了一种新型的超高频射频识别射频前端电路,实现了工作频率可调,并通过采用二阶交调电流注入结构以提高线性度,功耗低.

2 低噪声放大器设计

2.1 传统低噪声放大器

基于 CMOS 工艺的低噪声放大器设计一般采用传统的共源共栅级联结构,通过减小密勒效应,增加反向隔离度.如图 1 所示,其中共源 MOS 管 M_1 作为主放大管给电路提供足够的增益,共栅管 M_2 用来减小由 M_1 的 C_{gd1} 引起的 Miller 效应以及增强整个电路的反向隔离性能, M_3 、 R_{ref} 和 R_{bias} 构成偏置电路用来提供 M_1 所需直流偏置.当对 LNA 的增益有较高要求时,一般在后面接一级共源级或者优化电路结构来提高增益.

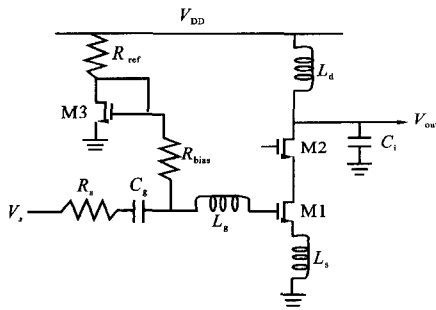


图 1 传统低噪声放大器电路图

2.2 本文提出的低噪声放大器

图 2 所示为本文提出的低噪声放大器的电路图.

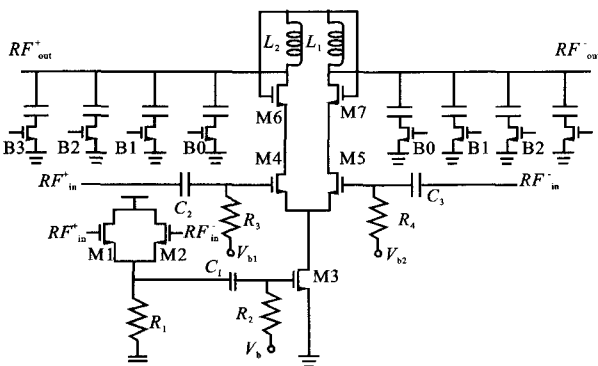


图 2 本文提出的低噪声放大器电路图

如图 2 所示,该低噪声放大器主要由 $M_4 \sim M_7$ 管组成的共源共栅差分对管实现放大.共源共栅的结构可以大大提高各个端口信号的隔离度.为了提高 LNA 的线性度,本文采用了二阶交调电流注入结构来提高线性度.图 3 给出了二阶交调注入结构,

在一对差分对管中,IM3 主要是由有源器件的非线性 I—V 特性所产生的.

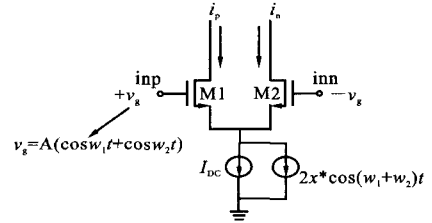


图 3 二阶交调电流注入结构

晶体管在静态工作点处的小信号输出电流可以用泰勒级数表示为

$$i_d = g_1(v_g - v_s) + g_2(v_g - v_s)^2 + g_3(v_g - v_s)^3 + \dots \quad (1)$$

式中, g_i 表示晶体管的第 i 阶跨导系数, v_g 是晶体管的栅极电压, v_s 是源级电压. 当在输入端输入两个频率不同但幅度相同的信号 ω_1, ω_2 时,与此同时在输入端注入一个大小为 $2x * \cos(\omega_1 - \omega_2)t$ 的二阶交调电流,可得

$$i_p + i_n = 2x * \cos(\omega_1 - \omega_2)t \quad (2)$$

联立式(1)和式(2),得到在共源节点处频率为 $(\omega_1 - \omega_2)$ 的小信号源级电压 v_s 的大小为

$$v_s|_{\omega_1 - \omega_2} = \frac{g_2 A^2 - x}{g_1} \cos(\omega_1 - \omega_2)t \quad (3)$$

在其他三个二阶频率点处如 $\omega_1 + \omega_2, 2\omega_1$ 和 $2\omega_2$ 的 v_s 值的大小为 $(1, 1/2, 1/2) * \frac{g_2 A^2}{g_1}$.

再将式(3)和式(1)联立,当输出频率为 $(2\omega_1 - \omega_2)$ 或 $(2\omega_2 - \omega_1)$ 时,三阶交调电流值为

$$-g_2 A \frac{3g_2 A^2 - 2x}{2g_1} + \frac{3g_3 A^3}{4} \quad (4)$$

因此,可以令式(4)所示的值为零,就可以消除三阶交调电流,得到

$$x = \left(-\frac{3g_1 g_3}{4g_2} + \frac{3}{2}g_2 \right) A^2 \quad (5)$$

最终得到注入电流为

$$i_{inj} = 2 \left(-\frac{3g_1 g_3}{4g_1} + \frac{3}{2}g_2 \right) A^2 \cos(\omega_1 - \omega_2)t \quad (6)$$

通过上面的计算可以看出,采用二阶交调注入结构可以有效地消除三阶交调电流(IM3),从而提高了线性度.

在输出端,通过开关 B_0, B_1, B_2 和 B_3 控制开关电容以实现工作频率可调(1 代表高电平,0 代表低电平),见表 1. 图 4~6 给出了在 840~960 MHz 的三个可调频率的仿真结果,分别为 860 MHz、900 MHz 和 960 MHz,本文选 900 MHz 作为参考频率.

表 1 开关电容工作状态

B0	B1	B2	B3	工作频率/MHz
1	1	0	0	860
0	0	1	0	900
0	0	0	1	960

(1) 工作频率为 860 MHz 时的仿真结果见图 4.

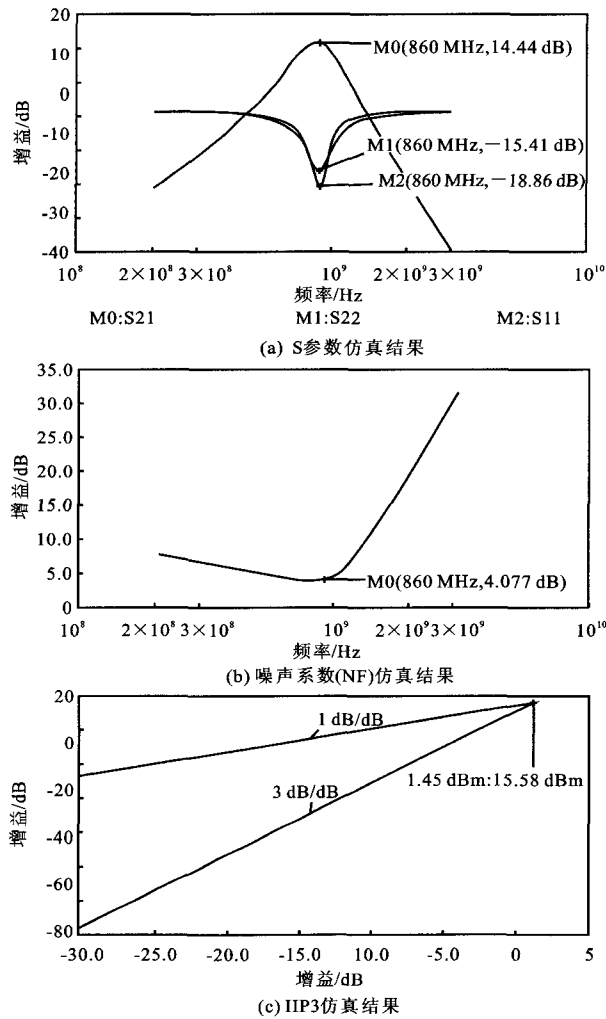


图 4 860 MHz 时的仿真结果

(2) 工作频率为 900 MHz 时的仿真结果见图 5.

(3) 工作频率为 960 MHz 时的仿真结果见图 6.

从上面的仿真结果可以看出,通过在输出端采用开关电容实现了工作频率可调,但寄生电容会对电路的仿真结果产生影响.图 7 给出了低噪声放大器的版图.表 2 所示为低噪声放大器仿真结果.

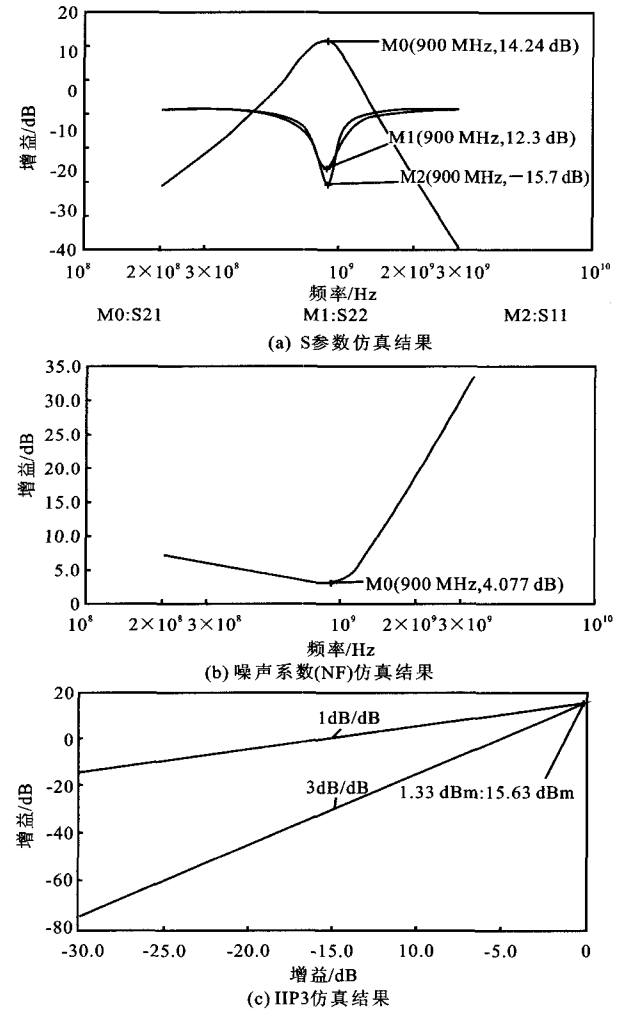


图 5 900 MHz 时的仿真结果

表 2 低噪声放大器仿真结果

频率/ MHz	S_{11} / dB	S_{21} / dB	S_{22} / dB	NF/ dB	IIP3/ dBm
860	-18.86	14.44	-15.41	4.117	1.45
900	-15.70	14.24	-12.30	4.007	1.33
960	-14.25	15.67	-8.51	3.556	-0.04

3 混频器设计

图 8 给出了本文提出的混频器电路图.其中, M4 和 M5 组成跨导级, M3、M4、M5 和 M6 为开关级, R_1 和 R_2 为输出级, M1 和 M2 为二阶交调注入结构, MP1、MP2 和 MP3 组成动态电流注入结构.

该电路在输入端也采用了同低噪声放大器相同的二阶交调电流注入结构以提高线性度,在此就不再赘述.在输出端采用动态电流注入结构以降低噪声.

如图 8 所示,动态电流注入电路是由 MP1 和 MP2 完成的,两个 PMOS 管的栅极与开关管的源

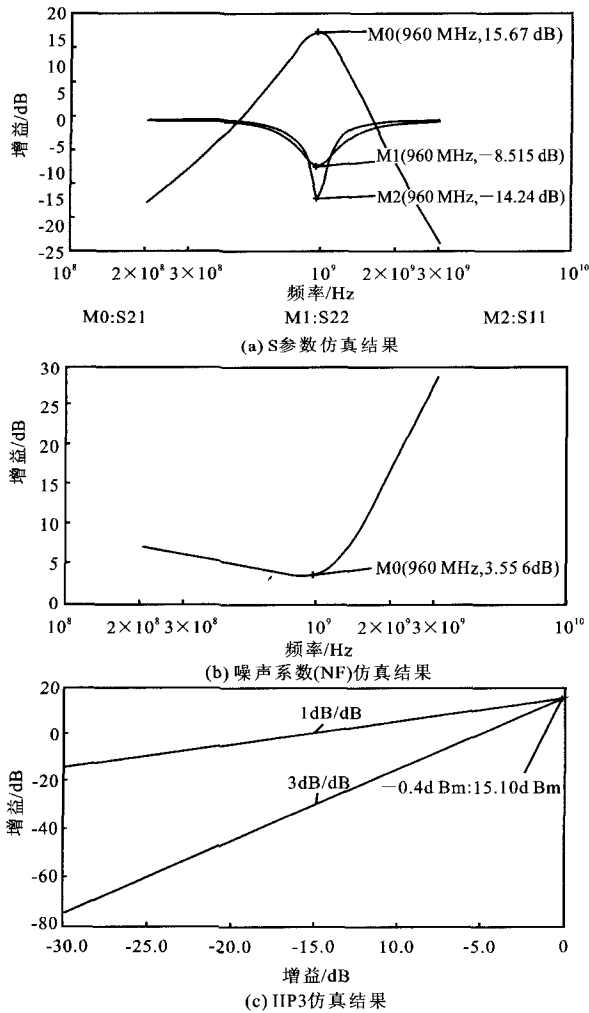


图6 960 MHz时的仿真结果

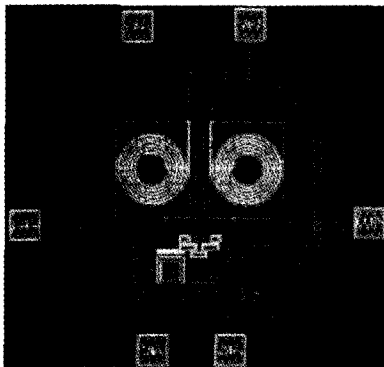


图7 低噪声放大器版图

极相连,MP3在这里起到电流源的作用.当开关对中的晶体管接近同时导通时,A(B)点的电压达到最低值,于是MP1和MP2管导通,此时向A(B)点注入电流 I_d .当开关对中的晶体管没有同时导通时,A(B)点的电压升高,PMOS管截止,不注入电流.这种技术可以极大降低混频器的闪烁噪声,对白噪声性能却几乎没有影响.

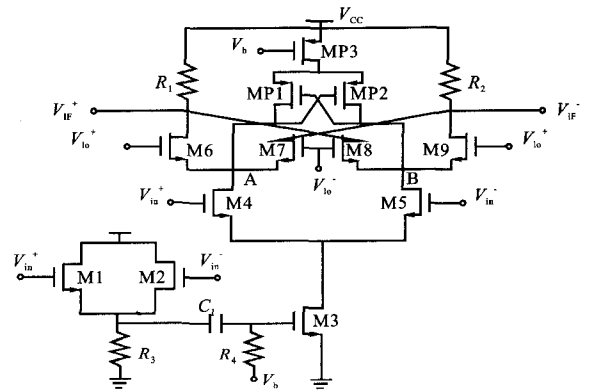


图8 本文提出的混频器电路图

该混频器的电路增益可以简单表示为

$$CG = \frac{2}{\pi} (g_{mn} + g_{mp}) R_L \quad (7)$$

式中, g_{mn} 为跨导级NMOS管的跨导, g_{mp} 为动态电流注入结构中的PMOS管的跨导,可以看出,较之传统的Gilbert混频器结构,采用动态电流注入结构后跨导增加了 g_{mp} ,因此提高了增益.

而在传统的电流注入混频器和动态电流注入混频器中,设计的注入电流大小和射频偏置电流大小相同,因而这两个混频器本振级的热噪声和闪烁噪声、负载阻抗产生的噪声相同,主要的不同是射频跨导产生的噪声.忽略闪烁噪声,Gilbert混频器的噪声系数可以表示为

$$NF_{SSB} = \frac{\alpha}{c^2} + \frac{2\alpha}{c^2} \left(\frac{\gamma_1}{g_{m1}R_3} + \frac{\gamma_{gl}}{R_s} \right) + \frac{4\gamma_3\bar{G} + 4\gamma_{g3}\bar{G}^2 + \frac{1}{R_L}}{c^2 g_{m1}^2 R_s} \quad (8)$$

式中, γ_g 是晶体管的栅极电阻, γ 表示晶体管的噪声因子, α 、 c 、 $\bar{G}$ 、 $\bar{G}^2$ 根据开关晶体管的偏置电流计算, g_{m1} 在传统的电流注入技术中表示射频跨导级晶体管M1的跨导 g_{mn} ,而在动态注入结构中的射频跨导 $g_{m1} = g_{mn} + g_{mp}$,由式(8)可以看出,由于跨导的增加,该动态电流注入结构混频器的噪声系数减少了.

通过上面的分析和推导可以看出,采用动态电流注入结构的功能近似于采用跨导互补的结构,都是通过增加跨导,从而提高混频器增益,降低噪声,且在此基础上,动态电流注入结构中跨导的增加是通过开关管的“动态”控制来实现,在电路的设计中,该结构的机动性更强.

图9给出了混频器的IIP3和噪声系数的仿真结果.

该混频器不含电感,因此版图的面积很小.在版图的设计过程中,首先要注意整个版图结构的对称

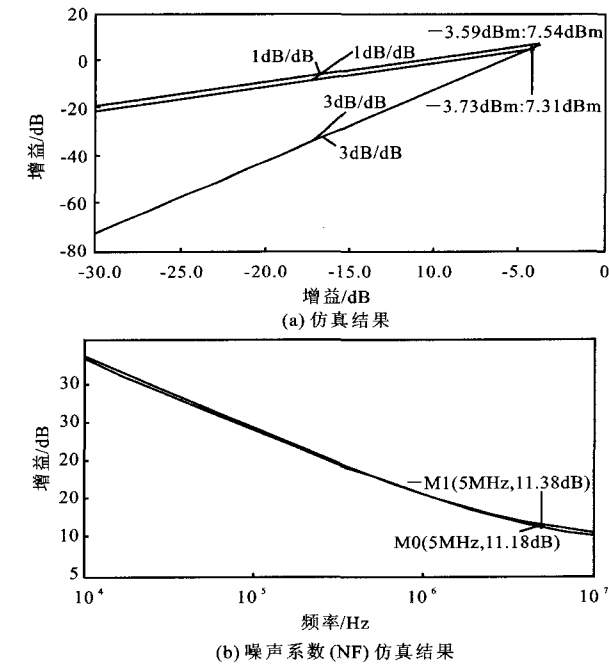


图 9 仿真结果

性,然后在金属走线时要注意走线宽度及金属线重叠等问题,尽量减少由于版图设计给电路后仿造成的影响.图 10 给出了混频器的版图.表 3 所示为跟踪器的仿真结果.

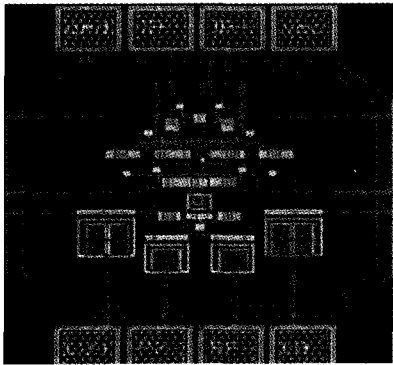


图 10 混频器的版图

表 3 混频器的仿真结果

指标	前仿结果	后仿结果
IIP3	-3.59 dBm	-3.73 dBm
电压增益	11.13 dB	11.04 dB
噪声系数	11.18 dB	11.38 dB

4 射频前端电路设计和仿真

将低噪声放大器和混频器连接在一起组成射频前端电路(即将低噪声放大器的输出端作为混频器的输入端),且在两者之间添加一个值为 10~20 pF

的电容以消除级间干扰.图 11 和表 4 给出了射频前端电路的仿真结果.

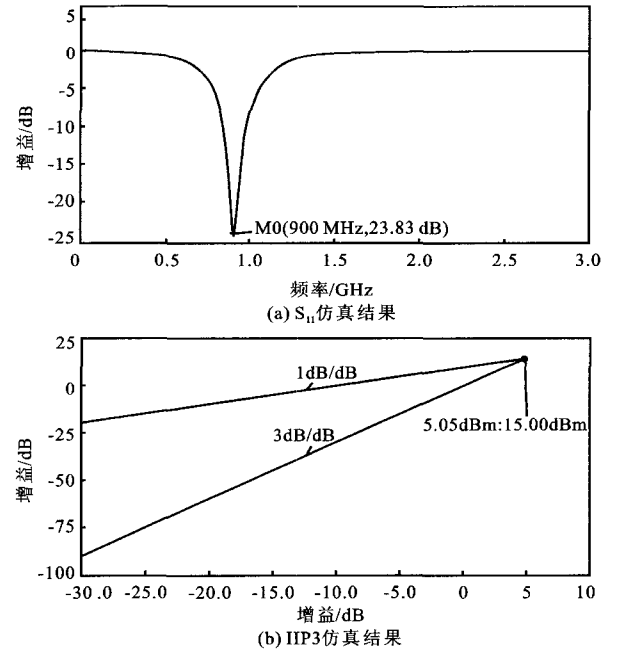


图 11 仿真结果

表 4 射频前端电路的仿真结果

指标	数值	指标	数值
电压	1.2 V	电压增益	10 dB
LO 频率	895 MHz	S ₁₁	-23.98 dB
LO 幅度	2 dBm	IIP3	5.05 dBm
RF 频率	900 MHz	IF 频率	5 MHz
功耗	20 mW	工艺	0.18 μm CMOS

5 结束语

文中详细介绍了一种超高频射频识别射频前端电路的设计,并对其中的单元电路作了详细的分析.整个射频前端电路实现了工作频率可调,且获得了较高的线性度,工作电压为 1.2 V,功耗为 20 mW,符合低电压低功耗的标准.

参考文献:

[1] 熊廷文,邹雪城,刘冬生. 高频 RFID 标签芯片解调电路设计[J]. 微电子学与计算机, 2007, 37(4): 135-137.
[2] 韦保林,戴宇杰,张小兴,等. 一种低电压、低噪声、高增益 CMOS 折叠式混频器[J]. 微电子学与计算机, 2009, 9(5): 35-38.
[3] Wang Wenting, Lou Shuzuo, Kay W C Chui, et al. A single-chip UHF RFID reader in 0.18 μm CMOS process [J]. Solid-State Circuit, 2008, 43(8): 1741-1753.

- and timing synchronization for OFDM [J]. *IEEE Transactions on Communications*, 1997, 45 (12): 1613-1621.
- [4] Morelli M, Mengali U. An improved frequency offset estimator for OFDM [J]. *IEEE Commun Lett*, 1999, 3 (3): 75-77.
- [5] Tae Hwan Kim, In-cheol, park, time-domain joint estimation of fine symbol timing offset and integer carrier frequency offset [C]// *Vehicular Technology Conference*, 2008. VTC; IEEE, 2008.
- [6] Laourine A, Stephenne A, Affes S. A new OFDM synchronization symbol for carrier frequency offset estimation [J]. *IEEE Signal Processing Letters*, 2007, 14(5): 321-324.
- [7] Eu Suk Shin, Sang Tae Kim, Hyoung Kyu Song, et al., OFDM carrier frequency offset estimation methods with improved performance [J]. *IEEE Transactions on broadcasting*, 2007, 53(2): 567-573.
- [8] Guo Yi, Liu Gang, Ge Jianhua. A novel time and frequency synchronization scheme for OFDM systems [J]. *IEEE Transactions on Consumer Electronics*, 2008, 54 (2): 321-325.
- [9] 刘晓明, 张续莹. 宽带 OFDM 系统中的频率同步算法与 FPGA 实现[J]. *电路与系统学报*, 2008(8): 7-13.
- [10] 刘壹. OFDM 分组检测算法的研究及其 VLSI 实现[J]. *微电子学与计算机*, 2008(12): 161-165.
- [11] IEEE802. 11n/D4. 00, Wireless LAN Medium Access Control (MAC) and Physical Layer (PHY) specifications?: Amendment 4: Enhancements for Higher Throughput.
- [12] IEEE. IEEE Std. 802. 11-03/040r4, TGn Channel Models [S/OL]. [2009-12-30]. <http://www.ieee802.org/11/DocFiles/03/11-03-0940-04-000n-tgn-channel-models.doc>, May, 2004.

作者简介:

吴 斌 男, (1976-), 副研究员. 研究方向为宽带通信信号处理, 宽带通信 SOC 体系架构.

张振东 男, (1986-), 博士研究生. 研究方向为宽带通信 SOC, 无线局域网基带 SOC.

周玉梅 女, (1962-), 研究员, 博士生导师. 研究方向为深亚微米集成电路设计技术和低功耗设计技术.

(上接第 15 页)

- [4] Cui Fuliang, Ma Dequn, Huang Lin, et al. A low voltage CMOS gilbert mixer for bluetooth transceiver[J]. *Chinese Journal of Semiconductors*, 2004, 25(9): 1066-1073.
- [5] Liu Lu, Wang Zhihua. A new low voltage RF CMOS mixer design [J]. *Chinese Journal of Semiconductors*, 2005, 43(5): 877-880.
- [6] Scott Chiu, Issy Kipnis, Marc Loyer, et al. A 900MHz UHF RFID Reader Transceiver IC [J]. *Solid-State Circuits*, 2007, 42(12): 2822-2833.
- [7] Pradeep Basappa Khannur, Xuesong Chen, Dan Lei Yan, et al. A universal UHF RFID reader IC in 0.18 μm CMOS technology [J]. *Solid-State Circuit*, 2008, 43 (5): 1146-1154.

作者简介:

汪 飞 男, (1986-), 硕士研究生. 研究方向为 CMOS 模拟集成电路设计与应用.

王春华 男, (1963-), 博士, 教授. 研究方向为 CMOS 模拟集成电路设计.

何海珍 女, (1964-), 硕士, 副教授. 研究方向为通信集成电路应用.